


GUIA DOCENTE DE LA ASIGNATURA
DESCRIPTION OF INDIVIDUAL COURSE UNIT

English version 

<p>Nombre de la asignatura/módulo/unidad y código Course title and code</p> <p>Nivel (Grado/Postgrado) Level of course (Undergraduate/Postgraduate)</p> <p>Plan de estudios en que se integra Programme in which is integrated</p> <p>Tipo (Troncal/Obligatoria/Optativa) Type of course (Compulsory/Elective)</p> <p>Año en que se programa year of study</p> <p>Calendario (Semestre) Calendar (Semester)</p> <p>Créditos teóricos y prácticos Credits (theory and practics)</p> <p>Contenidos/descriptores/palabras clave Course contents/descriptors/key words</p>	<p>Test y Mantenimiento de Sistemas Electrónicos</p> <p>Segundo ciclo</p> <p>Ingeniería en Electrónica</p> <p>Optativa</p> <p>2º</p> <p>Segundo cuatrimestre.</p> <p>3+3</p> <p>1.- INTRODUCCIÓN. Importancia del test. Tipos de tests. Economía del test. 2.-FIABILIDAD. Tasa de fallos. Tiempo medio entre fallos. Sistemas serie y paralelo. 3.-PARTICIONAMIENTO. Particionamiento funcional. Particionamiento físico. 4.-MODELOS DE DEFECTOS. Tipos de defectos. Faltas de anclaje. Faltas paramétricas y transitorias. 5.-TEST DETERMINISTA DE CIRCUITOS COMBINACIONALES. Sensibilización de un camino. Algoritmo D. Algoritmo PODEM. Diferencial booleana. 6.-TEST DETERMINISTA DE CIRCUITOS SECUENCIALES. Test basado en tablas de estados. Test a nivel de puertas. Test de RAMs. 7.-TEST ALEATORIO. Probabilidad de presencia de unos. Probabilidad de detección de faltas. Cálculo de las longitudes de las secuencias. 8.-CIRCUITOS ALGEBRAICOS EN EL TEST. Características de los LFSRs. Generación de secuencias pseudoaleatorias. Multiplicación y división de polinomios. 9.-COMPRESIÓN DE LAS RESPUESTAS. Cuenta de transiciones. Síndrome. Número impar de unos. Análisis de signatura. Compresión espacio-temporal. 10.-DISEÑO PARA LA TESTEABILIDAD. Circuitos combinacionales: desarrollo de Reed-Muller y lógica de control. Diseño scan: datos multiplexados y LSSD. Autotest integrado. 11.-DISEÑO TOLERANTE A FALLOS. Redundancia estática. Redundancia dinámica. Redundancia híbrida. Redundancia autodepuradota. Redundancia modular con eliminación. Tolerancia a fallos en RAMs.</p>
<p>Bibliografía recomendada Recommended reading</p>	<p>1.-Abramovici, M.; Breuer, M. A.; Friedman, A. D.; Ercegovac, M. D.; Lang, T.: <i>Digital System Testing and Testable Design</i>. IEEE Press, 1990. 2.-Bushell, M. L.; Agrawal, V. D.: <i>Essentials of Electronic Testing</i>. Klywer Academic Publishers, 2000. 3.-Hurst, S. L.; <i>VLSI Testing</i>. The Institution of Electrical Engineers, 1998. 4.- Jha, N.; Gupta, S.: <i>Testing of Digital System</i>. Cambridge University Press, 2003. 5.-Miczo, A.: <i>Digital Logic Testing and Simulation</i>. Wiley, 2003.</p>
<p>Idioma usado en clase y exámenes Language of instruction</p>	<p>Español</p>

Nombre del profesor(es) y
dirección de contacto para tutorías
Name of lecturer(s) and address for
tutoring

Antonio Lloris Ruiz
Correo electrónico: lloris@ditec.ugr.es

Oficina: Dpto. Electrónica y Tecnología de Computadores.

